

(19) 世界知的所有権機関
国際事務局(43) 国際公開日
2004年6月3日 (03.06.2004)

PCT

(10) 国際公開番号
WO 2004/047279 A1(51) 国際特許分類⁷:

H02M 7/48

(21) 国際出願番号:

PCT/JP2003/011030

(22) 国際出願日:

2003年8月29日 (29.08.2003)

(25) 国際出願の言語:

日本語

(26) 国際公開の言語:

日本語

(30) 優先権データ:

特願2002-331945

2002年11月15日 (15.11.2002) JP

(71) 出願人(米国を除く全ての指定国について): ローム
株式会社 (ROHM CO., LTD.) [JP/JP]; 〒615-8585 京都
府 京都市右京区 西院溝崎町 21 番地 Kyoto (JP).

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 福本 勲一 (FUKU-
MOTO, Kenichi) [JP/JP]; 〒615-8585 京都府 京都市右
京区 西院溝崎町 21 番地 ローム株式会社内 Kyoto
(JP). 藤田 浩幸 (FUJITA, Hiroyuki) [JP/JP]; 〒615-8585
京都府 京都市右京区 西院溝崎町 21 番地 ローム株
式会社内 Kyoto (JP).(74) 代理人: 紋田 誠, 外 (MONDA, Makoto et al.); 〒105-
0004 東京都 港区 新橋 2丁目 10番 5号 末吉ビル
5階 ミネルバ国際特許事務所 Tokyo (JP).

(81) 指定国(国内): CN, KR, US.

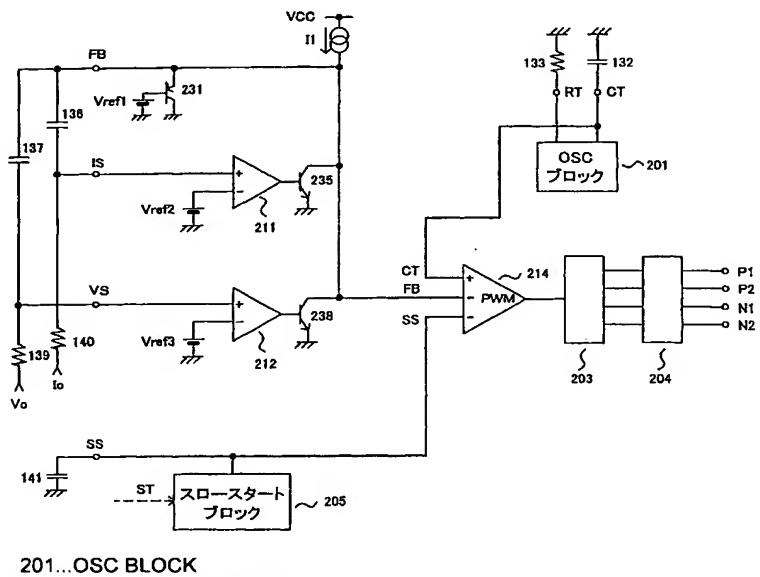
添付公開書類:

— 国際調査報告書

[続葉有]

(54) Title: DC/AC CONVERTER AND ITS CONTROLLER IC

(54) 発明の名称: 直流-交流変換装置、及びそのコントローラ IC



201...OSC BLOCK

205...SLOW START BLOCK

(57) Abstract: An inverter circuit supplying AC power to a load, e.g. a CCFL, connected with the secondary winding of a transformer having the primary winding provided with a semiconductor switch circuit by performing PWM constant current control and constant voltage control on each switch in the semiconductor switch circuit, wherein slow start of PWM control is performed commonly by providing a slow start control circuit common to constant voltage control and constant current control in order to suppress an overvoltage or an inrush current at the time of starting operation.

(57) 要約: 変圧器の一次巻線に半導体スイッチ回路を設け、この半導体スイッチ回路の各スイッチを PWMにより定電流制御及び定電圧制御して二次巻線接続されるCCFLなどの負荷に交流電力を供給する。このインバータ回路における、定電圧制御及び定電流制御用に、共通のス

[続葉有]

WO 2004/047279 A1



2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明細書

直流一交流変換装置、及びそのコントローラ I C

5 技術分野

本発明は、電気機器付属の電源アダプタや、バッテリーなどの直流電源から、負荷を駆動するための交流電圧を発生する直流一交流変換装置（以下、インバータという）、及びそのコントローラ I Cに関する。

10 背景技術

ノートパソコンの液晶モニタや、液晶テレビ受像機などの液晶ディスプレイのバックライト光源として、冷陰極蛍光灯（以下、CCFL、という）が用いられるようになってきている。このCCFLは、通常の熱陰極蛍光灯とほぼ同様の高い効率と長い寿命を持っており、そして、熱陰極蛍光灯が持っているフィラメントを省いている。

15 このCCFLを起動及び動作させるためには、高い交流電圧を必要とする。例えば、起動電圧は約1000vであり、動作電圧は約600vである。この高い交流電圧を、インバータを用いて、ノートパソコンや液晶テレビ受像機などの直流電源から発生させる。

以前から、CCFL用インバータとして、ロイヤー（Roy er）回路が一般的に用いられている。このロイヤー回路は、可飽和磁芯変圧器、制御トランジスタなどから構成され、そして、可飽和磁芯変圧器の非線形透磁率、制御トランジスタの非線形電流ゲイン特性により自己発振する。ロイヤー回路自身は外部クロックやドライバ回路を必要としない。

しかし、ロイヤー回路は、基本的には一定電圧インバータであり、入力電圧や負荷電流が変化する場合には一定出力電圧を維持できない。したがって、ロイヤー回路に電力を供給するためのレギュレータを必要とする。このようなことから、ロイヤー回

路を用いたインバータは、小型化が難しく、また、電力変換効率も低い。

電力変換効率を高めるようにしたC C F L用インバータが提案されている（特開平10-50489号公報参照）。このインバータは、変圧器の一次巻線に第1半導体スイッチを直列に接続し、直列接続された第2半導体スイッチとコンデンサを変圧器の一次巻線に並列に接続し、かつ、変圧器の二次巻線に結合コンデンサと負荷とを直列に接続する。そして、制御回路からの制御信号により、第1、第2半導体スイッチをオン・オフ制御して、負荷に交流電力を供給するようにしている。

また、4つの半導体スイッチを用いてフルブリッジ（Hブリッジとも言う）型のC C F L用インバータが提案されている（米国特許第6259615号明細書参照）。このインバータでは、変圧器の一次巻線に、共振用コンデンサを直列に介して、フルブリッジの出力端を接続し、変圧器の二次巻線に負荷を接続する。フルブリッジを構成する4つの半導体スイッチのうちの、第1組の2つの半導体スイッチにより変圧器の一次巻線に第1方向の電流経路を形成し、第2組の2つの半導体スイッチにより変圧器の一次巻線に第2方向の電流経路を形成する。そして、制御回路から、固定された同一パルス幅で、そのパルスの相対位置が制御された制御信号を、フルブリッジの半導体スイッチに供給し、負荷への供給電力を調整している。また、変圧器の二次巻線の電圧を検出して、過電圧保護を行うようにしている。

従来のインバータでは、定電流制御や過電圧保護を行うようにしているが、インバータの起動時に、定電流制御のループ遅延や、過電圧保護の動作遅延により、負荷であるC C F Lに過大電流が流れたり、過大な電圧が印加されてしまう。この過大電流や、過大な電圧によって、負荷であるC C F Lにストレスを与えることになり、その寿命低下の原因となっていた。また、変圧器や半導体スイッチ、電池電源などの主回路機器に、過大電流などに耐えられるものを必要としていた。

そこで、本発明は、二次巻線が負荷に接続される変圧器の一次巻線に半導体スイッチ回路を設け、この半導体スイッチ回路の各スイッチをパルス幅変調（P W M）して、定電流制御及び定電圧制御するとともに、起動時に定電流制御及び定電圧制御のル

プロテクションに関わりなく負荷に過大な突入電流が流れたり、過大電圧が印加されることを防止できる、インバータ及びそのコントローラ IC を提供することを目的とする。

発明の開示

5 本発明のインバータは、直流電源と、一次巻線と少なくとも 1 つの二次巻線とを持つ変圧器と、前記直流電源から前記一次巻線に第 1 方向及び第 2 方向に交互に電流を流すための半導体スイッチ回路と、前記二次巻線に接続された負荷と、前記負荷に流れる電流を検出し、電流検出信号を発生する電流検出回路と、前記負荷に印加される電圧を検出し、電圧検出信号を発生する電圧検出回路と、三角波信号を発生する三角波信号発生回路と、起動時に緩やかに増加するスロースタート信号を発生するスロースタート回路と、前記三角波信号、前記電流検出信号、前記電圧検出信号及び前記スロースタート信号を受けて、前記電流検出信号と前記電圧検出信号とに基づく誤差信号と前記スロースタート信号の大きさに応じて自動的に選択されたそのいずれかの信号と前記三角波信号とを比較して PWM 制御信号を発生する PWM 制御信号発生回路

10 とを有し、前記半導体スイッチ回路を前記 PWM 制御信号にしたがってスイッチングすることを特徴とする。

本発明のコントローラ IC は、半導体スイッチ回路を駆動して、負荷へ供給する交流電力を制御するためのコントローラ IC であって、外付けの発振用コンデンサと発振用抵抗とが接続されて、三角波信号を発生する三角波信号発生ブロックと、外付けの起動用コンデンサと接続され、起動時に緩やかに増加するスロースタート信号を発生するスロースタートブロックと、前記三角波信号、前記負荷に流れる電流を検出した電流検出信号、前記負荷に印加される電圧を検出した電圧検出信号及び前記スロースタート信号を受けて、前記電流検出信号と前記電圧検出信号とに基づく誤差信号と前記スロースタート信号の大きさに応じて自動的に選択されたそのいずれかの信号と前記三角波信号とを比較して PWM 制御信号を発生する PWM 制御信号発生回路とを有し、前記半導体スイッチ回路を前記 PWM 制御信号にしたがってスイッチングさせ

ることを特徴とする。

また、前記 PWM 制御信号発生回路は、前記電流検出信号と電流基準信号との差に基づく電流誤差信号と、前記電圧検出信号と電圧基準信号との差に基づく電圧誤差信号との大きさに応じて、前記電流誤差信号と前記電圧誤差信号とのいずれか一方が自動的に選択されて前記誤差信号として出力される誤差信号発生回路と、前記三角波信号と前記誤差信号と前記スロースタート信号とが入力され、前記誤差信号と前記スロースタート信号の大きさに応じて選択されたいずれか一方の信号と前記三角波信号とを比較して前記 PWM 制御信号を出力する PWM 信号比較器とを有することを特徴とする。

また、前記誤差信号発生回路は、前記電流検出信号を前記電流基準信号と比較して第 1 誤差出力を発生する第 1 誤差増幅器と、前記電圧検出信号を前記電圧基準信号と比較して第 2 誤差出力を発生する第 2 誤差増幅器と、前記第 1 誤差出力により制御される第 1 制御素子と、前記第 2 誤差出力により制御される第 2 制御素子を含み、前記第 1 制御素子の出力端と前記第 2 制御素子の出力端とが相互接続され、その相互接続点から前記誤差信号が出力されることを特徴とする。

また、前記相互接続点と前記第 1 誤差増幅器の電流検出信号入力端との間に第 1 帰還コンデンサが接続され、かつ前記相互接続点と前記第 2 誤差増幅器の電圧検出信号入力端との間に第 2 帰還コンデンサが接続されることを特徴とする。

本発明によれば、負荷に供給される電圧及び電流を、それぞれ定電圧あるいは定電流に PWM 制御するインバータやそのためのコントローラ IC において、スロースタートを共通に行うことにより、CCFL などの負荷を起動する際に、異常過電圧の発生を抑制するとともに、負荷電流の増大を防ぐことができる。これにより、CCFL などの負荷の寿命を長くできるとともに、変圧器、半導体スイッチ回路、電池電源などの構成要素へのストレスを軽減できる。

また、出力電流に係る第 1 誤差信号と出力電圧に係る第 2 誤差信号とを共通の誤差信号に集約するから、この共通の誤差信号を帰還電圧として帰還する帰還経路を单一

にすることができる。特に、IC外部の外付け帰還素子を用いる場合には、そのための帰還端子を少なくできる。

また、スロースタート回路と協働してスロースタート電圧を発生させるためのコンデンサをIC外部の外付けコンデンサとすることにより、そのキャパシタンスを調整することができる。負荷特性などに応じて、スロースタートの立ち上がり時間を最適に設定することができる。
5

図面の簡単な説明

図1は、本発明の実施の形態に係るインバータの全体構成図である。図2は、図1
10 のためのコントローラICの内部構成図である。図3は、起動時のスロースタートを説明するための回路図である。図4は、PWM比較器214の内部回路構成例を示す図である。図5は、起動時のスロースタートの動作を説明するための特性図である。

発明を実施するための最良の形態

15 以下、図面を参照して、本発明の、直流電源から負荷を駆動するための交流電圧を発生するインバータ、及びそのコントローラICの実施の形態について説明する。

図1は、絶縁変圧器、フルブリッジのスイッチ回路とを用いて、PWM制御する本発明の実施の形態に係るインバーターの全体構成を示す図であり、図2は、そのためのコントローラIC（即ち、インバータ制御用IC）の内部構成を示す図である。

20 図1において、第1スイッチであるP型MOSFET（以下、PMOS）101と第2スイッチであるN型MOSFET（以下、NMOS）102とで、変圧器TRの一次巻線105への第1方向の電流経路を形成する。また、第3スイッチであるPMOS103と第4スイッチであるNMOS104とで、変圧器TRの一次巻線105への第2方向の電流経路を形成する。これらのPMOS101, 103、NMOS1
25 02、104は、それぞれボディダイオード（即ち、バックゲートダイオード）を有している。このボディダイオードにより、本来の電流経路と逆方向の電流を流すこと

ができる。なお、ボディダイオードと同様の機能を果たすダイオードを別に設けてよい。

直流電源B A Tの電源電圧V C CがPMOS 1 0 1, 1 0 3、NMOS 1 0 2、1 0 4を介して変圧器T Rの一次巻線1 0 5に供給され、その2次巻線1 0 6に巻線比5に応じた高電圧が誘起される。この誘起された高電圧が冷陰極蛍光灯F Lに供給されて、冷陰極蛍光灯F Lが点灯する。

コンデンサ1 1 1, コンデンサ1 1 2は、抵抗1 1 7, 抵抗1 1 8とともに、冷陰極蛍光灯F Lに印加される電圧を検出して、コントローラI C 2 0 0にフィードバックするものである。抵抗1 1 4, 抵抗1 1 5は、冷陰極蛍光灯F Lに流れる電流を検10出して、コントローラI C 2 0 0にフィードバックするものである。また、コンデンサ1 1 1は、そのキャパシタンスと変圧器T Rのインダクタンス成分とで共振させるためのものであり、この共振には冷陰極蛍光灯F Lの寄生キャパシタンスも寄与する。

1 1 3, 1 1 6, 1 1 9, 1 2 0は、ダイオードである。また、1 5 1、1 5 2は電源電圧安定用のコンデンサである。

15 コントローラI C 2 0 0は複数の入出力ピンを有している。第1ピン1 Pは、P W Mモードと間欠動作（以下、バースト）モードの切替端子である。この第1ピン1 Pには、外部からそれらモードの切替及びバーストモード時のデューティ比を決定するデューティ信号D U T Yが入力される。第2ピン2 Pは、バーストモード発振器（B O S C）の発振周波数設定用のコンデンサを接続する容量接続端子である。この第2 20ピン2 Pには、設定用コンデンサ1 3 1が接続され、そこにバースト用三角波信号B C Tが発生する。

第3ピン3 Pは、P W Mモード発振器（O S C）の発振周波数設定用のコンデンサを接続する容量接続端子である。この第3ピン3 Pには、設定用コンデンサ1 3 2が接続され、そこにP W M用三角波信号C Tが発生する。第4ピン4 Pは、第3ピン3 25 Pの充電電流を設定する設定抵抗接続端子である。この第4ピン4 Pには、設定用抵抗1 3 3が接続され、その電位R Tと抵抗値に応じた電流が流れる。第5ピン5 Pは、

接地端子であり、グランド電位GNDにある。

第6ピン6Pは、第3ピン3Pの充電電流を設定する設定抵抗接続端子である。この第6ピン6Pには、設定用抵抗134が接続され、コントローラIC200の内部回路の制御によりこの抵抗134が設定用抵抗133に並列に接続されるかあるいは5切り離される。その第6ピン6Pの電位SRTはグランド電位GNDか、第4ピン4Pの電位RTになる。第7ピン7Pは、タイマーラッチを設定するための設定容量接続端子である。この第7ピン7Pには、内部の保護動作用の動作時限を決定するためのコンデンサ135が接続され、コンデンサ135の電荷に応じた電位SCPが発生する。

10 第9ピン9Pは、第1誤差増幅器用入力端子である。この第9ピン9Pには、抵抗140を介して、冷陰極蛍光灯FLに流れる電流に応じた電流検出信号（以下、検出電流）ISが入力される。その検出電流ISが、第1誤差増幅器に入力される。第8ピン8Pは、第1誤差増幅器用出力端子である。この第8ピン8Pと第9ピン9Pとの間にコンデンサ136が接続される。第8ピン8Pの電位が帰還電圧FBとなり、15 PWM制御のための制御電圧になる。以下、各電圧は、特に断らない限り、グランド電位を基準としている。

第10ピン10Pは、第2誤差増幅器用入力端子である。この第10ピン10Pには、抵抗139を介して、冷陰極蛍光灯FLに印加される電圧に応じた電圧検出信号（以下、検出電圧）VSが入力される。そして、その検出電圧VSが第2誤差増幅器20に入力される。第10ピン10Pには、コンデンサ137が第8ピン8Pとの間に接続される。

第11ピン11Pは、起動及び起動時間設定端子である。この第11ピン11Pには、抵抗143とコンデンサ142により、起動信号STが遅延されノイズを抑制された信号STBが印加される。第12ピン12Pは、スロースタート時間を設定する25ための容量を接続する容量接続端子である。この第12ピン12Pには、コンデンサ141がグランドとの間に接続され、起動時に徐々に上昇するスロースタート用の電

圧SSが発生する。

第13ピン13Pは、同期用端子であり、他のコントローラICと協働させる場合に、それと接続される。第14ピン14Pは、内部クロック入出力端子であり、他のコントローラICと協働せる場合に、それと接続される。

5 第15ピン15Pは、外付けFETドライブ回路のグランド端子である。第16ピン16Pは、NMOS102のゲート駆動信号N1を出力する端子である。第17ピン17Pは、NMOS104のゲート駆動信号N2を出力する端子である。第18ピン18Pは、PMOS103のゲート駆動信号P2を出力する端子である。第19ピン19Pは、PMOS101のゲート駆動信号P1を出力する端子である。第20ピン20Pは、電源電圧VCCを入力する電源端子である。

コントローラIC200の内部構成を示す図2において、OSCブロック201は、第3ピン3Pに接続されたコンデンサ132と第4ピン4Pに接続された抵抗133、134により周期が決定されるPWM三角波信号CTを発生し、PWM比較器214に供給する。OSCブロック201はまた、内部クロックを発生しロジックブロック15 203に供給する。

BOSCブロック202は、バースト用三角波信号発振回路であり、第2ピン2Pに接続されたコンデンサ131により決定されるバースト用三角波信号BCTを発生する。バースト用三角波信号BCTの周波数は、PWM三角波信号CTの周波数より、著しく低く設定される(BCT周波数<CT周波数)。第1ピン1Pに供給されるアナログ(直流電圧)のデューティ信号DUTYとバースト用三角波信号BCTを比較器221で比較する。この比較器221の比較出力でオア回路239を介して、NPNトランジスタ(以下、NPN)234を駆動する。なお、第1ピン1Pにデジタル(PWM形式)のデューティ信号DUTYが供給される場合には、第2ピン2Pに抵抗を接続しBOSCブロック202からバースト用所定電圧を発生させる。

25 ロジックブロック203は、PWM制御信号などが入力され、所定のロジックにしたがってスイッチ駆動信号を生成する。出力ブロック204は、ロジックブロック2

03からのスイッチ駆動信号にしたがって、ゲート駆動信号P1, P2, N1, N2を生成し、PMOS101, 103、NMOS102, 104のゲートに印加する。

スロースタートブロック205は、起動信号STが入力され、コンデンサ142、抵抗143により緩やかに上昇する電圧STBである比較器217への入力がその基5 準電圧Vref6を越えると、比較器217の出力により起動する。比較器217の出力は、ロジックブロック203を駆動可能にする。なお、249は、反転回路である。また、比較器217の出力により、オア回路243を介してフリップフロップ(F)回路242をリセットする。スタートブロック205が起動すると、スロースタート電圧SSが徐々に上昇し、PWM比較器214に比較入力として入力される。し10 たがって、起動時には、PWM制御は、スロースタート電圧SSにしたがって行われる。

なお、起動時に、比較器216は、入力が基準電圧Vref5を越えた時点で、オア回路247を介して、NMOS246をオフする。これにより、抵抗134を切り離し、PWM用三角波信号CTの周波数を変更する。また、オア回路247には、比15 較器213の出力も入力される。

第1誤差増幅器211は、冷陰極蛍光灯FLの電流に比例した検出電流ISと基準電圧Vref2(例、1.25V)とを比較し、その誤差に応じた出力によって定電流源I1に接続されたNPN235を制御する。このNPN235のコレクタは第8ピン8Pに接続されており、この接続点(即ち、第8ピン8P)の電位が帰還電圧FB20 となり、PWM比較器214に比較入力として入力される。

PWM比較器214では、三角波信号CTと、帰還電圧FBあるいはスロースタート電圧SSの低い方の電圧とを比較して、PWM制御信号を発生し、アンド回路248を介してロジックブロック203に、供給する。起動終了後の定常状態では、三角波信号CTと帰還電圧FBとが比較され、設定された電流が冷陰極蛍光灯FLに流れ25 るように自動的に制御される。

なお、第8ピン8Pと第9ピン9Pとの間には、コンデンサ136が接続されてい

るから、帰還電圧F Bは滑らかに増加あるいは減少する。したがって、PWM制御はショックなく、円滑に行われる。

第2誤差増幅器212は、冷陰極蛍光灯F Lの電圧に比例した検出電圧V Sと基準電圧V ref3（例、1.25v）とを比較し、その誤差に応じた出力により、ダブルコレクタの一方が定電流源I 1に接続されたダブルコレクタ構造のNPN238を制御する。このNPN238のコレクタはやはり第8ピン8Pに接続されているから、検出電圧V Sによっても帰還電圧F Bが制御される。したがって、比較器212及びNPN238は、帰還信号F Bを制御する帰還信号制御回路を構成する。

なお、帰還電圧F Bが基準電圧V ref1（例、3v）を越えると、PNPトランジスタ（以下、PNP）231がオンし、帰還電圧F Bの過上昇を制限する。

比較器215は、電源電圧VCCを抵抗240、241で分圧した電圧と基準電圧V ref7（例、2.2v）とを比較し、電源電圧VCCが所定値に達した時点でその出力を反転し、オア回路243を介してFF回路242をリセットする。

比較器218は、スロースタート電圧SSを基準電圧V ref8（例、2.2v）と比較し、電圧SSが大きくなるとアンド回路244及びオア回路239を介してNPN234をオンする。NPN234のオンにより、ダイオード232が電流源I 2により逆バイアスされ、その結果第1誤差増幅器211の通常動作を可能にする。したがって、NPN234、ダイオード232及び電流源I 2は、バースト制御とパルス幅制御とを切り替える制御モード切替回路を構成している。

比較器219は、ダブルコレクタの他方が定電流源I 3に接続されたNPN238が第2誤差増幅器212によりオンされると、そのコレクタの電圧が基準電圧V ref9（例、3.0v）より低下し、比較出力が反転する。比較器220は、帰還電圧F Bを基準電圧V ref10（例、3.0v）と比較し、帰還電圧F Bが高くなると、比較出力が反転する。比較器219、220の出力及び比較器218の出力の反転信号をオア回路245を介してタイマーブロック206に印加し、所定時間を計測して出力する。このタイマーブロック206の出力により、FF242をセットし、この

F F回路242のQ出力によりロジックブロック203の動作を停止する。

次に、以上のように構成されるインバータの動作、特に起動時の動作を、図3、図4及び図5をも参照して説明する。図3は、図1及び図2から起動時のスロースタートに関係する部分を取り出した説明用の回路図である。図4はそのPWM比較器214の内部回路構成例を示す図である。図5はスロースタートの動作を説明するための特性図である。

PWM比較器214は、図4を参照して、定電流源I11の電流を電流差動するPNPトランジスタ（以下、PNP）Q1、Q2と、このPNPQ1、Q2とNPNトランジスタ（以下、NPN）Q3、Q4とがそれぞれ直列接続されている。これらNPNQ3、Q4のベース同士が接続され、NPNQ4のベースとコレクタとが接続されて、カレントミラー構成とされている。並列接続されているPNPQ5、Q6と定電流源I12を直列に接続し、その直列接続点をPNPQ1のベースに接続する。また、PNPQ7と定電流源I13を直列に接続し、その直列接続点をPNPQ2のベースに接続する。

そして、PNPQ5のベースに帰還電圧FBを、PNPQ6のベースにスロースタート電圧SSを、PNPQ7のベースに三角波信号CTを供給し、PNPQ1とNPNQ3との接続点からPWM制御信号を取り出す。これにより、スロースタート電圧SSと帰還電圧FBの低い方の信号と三角波信号CTとが比較される。その比較結果として、PWM制御信号が得られる。

さて、コントローラIC200に電源電圧VCCが供給される。三角波信号発振用のOSCブロック201と、コンデンサ132と、抵抗133とで構成される三角波信号発生回路から、コンデンサ132のキャパシタンスと、抵抗133の抵抗値で決定される周波数の三角波信号CTが発生される。この三角波信号CTが、PWM比較器214の（+）入力端子に入力される。

PWM比較器214の2つの（-）入力端子の一方に入力される帰還電圧FBは、電源電圧VCCが供給されて、定電流源I1、NPN235、NPN238から構成

される共通化回路により高い値（上限値）になる。なお、この帰還電圧F Bの値はP N P 2 3 1と基準電圧V r e f 1とにより、一定値に制限される。

しかし、PWM比較器2 1 4の他方の（-）入力端子に入力されるスロースタート電圧S Sは、起動信号S Tを受けていないので零電圧である。PWM比較器2 1 4は、
5 帰還電圧F Bとスロースタート電圧S Sのうちの低い入力信号が優先されるので、まだ、PWM比較器2 1 4からはPWM制御信号は出力されない。

時点t 1において、起動信号S Tが外部からスロースタート回路であるスタートブロック2 0 5に供給される。起動信号S Tによって、スタートブロック2 0 5内部の定電流源が駆動されて、その定電流がコンデンサ1 4 1に流れ込み始める。この定電流によってコンデンサ1 4 1が充電されるから、スロースタート電圧S Sが所定の傾きで直線状に上昇を開始する。即ち、スロースタートが開始される。

PWM比較器2 1 4では、徐々に上昇するスロースタート電圧S Sと三角波信号C Tとが比較され、PWM比較器2 1 4からスロースタート電圧S Sの値に応じたPWM制御信号が出力される。このPWM制御信号が、ロジックブロック2 0 3、出力ブロック2 0 4を介してMOSFET1 0 1～1 0 4に供給されて、インバータ動作が行われる。

インバータの負荷である冷陰極蛍光灯F Lは、印加される電圧が所定の値になるまでは点灯しないから、スロースタートの最初の段階では出力電圧V oがスロースタート電圧S Sの上昇に連れて上昇する。したがって、従来のように、上限値にある帰還電圧F Bにしたがって過大な出力電圧V o（例えば、2 0 0 0～2 5 0 0 v）が冷陰極蛍光灯F Lに印加されることがない。また、過大な出力電圧V oの印加に伴う、突入電流の発生もないから、冷陰極蛍光灯F Lやインバータの主回路部品（MOSFET1 0 1～1 0 4、変圧器T R、電池B A Tなど）に与える損傷やストレスを著しく低減する。

25 出力電流I oが検出され、その検出電流I Sが第1誤差増幅器2 1 1に入力される。この第1誤差増幅器2 1 1で検出電流I Sが基準電圧V r e f 2と比較され、その比

較出力でNPN235を制御する。また、出力電圧 V_o が検出され、その検出電圧 V_S が第2誤差増幅器212に入力される。この第2誤差増幅器212で検出電圧 V_S が基準電圧 V_{ref3} と比較され、その比較出力でNPN238を制御する。NPN235、あるいはNPN238が制御されるようになると、帰還電圧 F_B が上限値から低下してくる。

出力電圧 V_o が上昇し、時点 t_2 で起動電圧（約1000v）に達する。起動電圧に達すると、出力電流 I_o が流れ始めて冷陰極蛍光灯 F_L が点灯すると共に、出力電圧 V_o は動作電圧（約600v）に低下してくる。この時点 t_2 においても、過大な突入電流が流れることはない。

時点 t_2 以後は、出力電流 I_o が徐々に上昇する一方、出力電圧 V_o はほぼ一定の動作電圧に維持される。また、帰還電圧 F_B は、出力電流 I_o が上昇し、NPN235が制御されるようになると、帰還用のコンデンサ136を介した帰還作用により、上限値から徐々に低下してくる。図5では、帰還電圧 F_B が時点 t_2 から低下するよう示しているが、この時点はひとつの例示である。この図5の例では、検出電圧 V_S は基準電圧 V_{ref3} に達していないので、NPN238は制御されていない。

スロースタート電圧 S_S が上昇すると共に、出力電流 I_o が増加して帰還電圧 F_B が低下してくる。帰還電圧 F_B がスロースタート電圧 S_S と等しくなった時点 t_3 において、PWM比較器214での三角波信号 C_T との比較対象が、それまでのスロースタート電圧 S_S から帰還電圧 F_B に移る。これによりスロースタートが終了したことになる。

この時点 t_3 で、出力電流 I_o は基準電圧 V_{ref2} で決まる所定値に一定制御される。冷陰極蛍光灯 F_L の明るさは、それに流れる電流により決まり、この電流を維持するためにほぼ一定の動作電圧が印加される。したがって、電圧 V_o は、起動時に冷陰極蛍光灯 F_L を点灯するために高い電圧が印加され、一旦点灯した後は低い動作電圧でよい。このため、定常状態では、帰還電圧 F_B は、出力電流 I_o に基づいて決定されることになる。

なお、インバータが停止した場合に、再度の起動に備えて、コンデンサ141の蓄積電荷を放電する放電回路をスタートブロック205の内部に設ける。この放電は、例えば起動信号S Tにより行うことができる。

このようにして、冷陰極蛍光灯FLに供給される出力電圧V o及び出力電流I oを5 それぞれPWM制御する際に、スロースタートを出力電圧V o及び出力電流I oについて共通に行うことにより、異常過電圧の発生や、過大な突入電流の発生を防ぐことができる。

なお、第1誤差増幅器211、第2誤差増幅器212の出力を、NPN235、NPN238などの共通化回路を介することなく、PWM比較器214に直接入力する10 ようにしてもよい。このようにする場合には、PWM比較器214の（-）入力を3 入力型にする。第1誤差増幅器211、第2誤差増幅器212の反転入力端子（-）及び非反転入力端子（+）をそれぞれ正負を逆にすると共に、コンデンサ136、コンデンサ137への帰還経路をそれぞれ別々に設ける。そして、PWM比較器214の（+）入力に三角波信号CTを入力し、3つの（-）入力に第1誤差増幅器211、15 第2誤差増幅器212の出力と、スロースタート信号SSを入力すればよい。

産業上の利用可能性

以上のように、本発明に係る直流-交流変換装置及びそのコントローラICは、低い直流電圧から高い交流電圧を必要とする、液晶表示装置のバックライト用光源として用いるのに適している。

請求の範囲

1. 直流電源と、

一次巻線と少なくとも1つの二次巻線とを持つ変圧器と、

5 前記直流電源から前記一次巻線に第1方向及び第2方向に交互に電流を流すための半導体スイッチ回路と、

前記二次巻線に接続された負荷と、

前記負荷に流れる電流を検出し、電流検出信号を発生する電流検出回路と、

前記負荷に印加される電圧を検出し、電圧検出信号を発生する電圧検出回路と、

10 三角波信号を発生する三角波信号発生回路と、

起動時に緩やかに増加するスロースタート信号を発生するスロースタート回路と、

前記三角波信号、前記電流検出信号、前記電圧検出信号及び前記スロースタート信号を受けて、前記電流検出信号と前記電圧検出信号とにに基づく誤差信号と前記スロースタート信号の大きさに応じて自動的に選択されたそのいずれかの信号と前記三角波

15 信号とを比較してPWM制御信号を発生するPWM制御信号発生回路とを有し、

前記半導体スイッチ回路を前記PWM制御信号にしたがってスイッチングすることを特徴とする直流一交流変換装置。

2. 前記PWM制御信号発生回路は、

前記電流検出信号と電流基準信号との差に基づく電流誤差信号と、前記電圧検出信号と電圧基準信号との差に基づく電圧誤差信号との大きさに応じて、前記電流誤差信号と前記電圧誤差信号とのいずれか一方が自動的に選択されて前記誤差信号として出力される誤差信号発生回路と、

前記三角波信号と前記誤差信号と前記スロースタート信号とが入力され、前記誤差信号と前記スロースタート信号の大きさに応じて選択されたいずれか一方の信号と前記三角波信号とを比較して前記PWM制御信号を出力するPWM信号比較器とを有することを特徴とする、請求の範囲第1項記載の直流一交流変換装置。

3. 前記誤差信号発生回路は、

前記電流検出信号を前記電流基準信号と比較して第1誤差出力を発生する第1誤差增幅器と、前記電圧検出信号を前記電圧基準信号と比較して第2誤差出力を発生する第2誤差增幅器と、前記第1誤差出力により制御される第1制御素子と、前記第2誤差出力により制御される第2制御素子を含み、

前記第1制御素子の出力端と前記第2制御素子の出力端とが相互接続され、その相互接続点から前記誤差信号が output されることを特徴とする、請求の範囲第2項記載の直流一交流変換装置。

4. 前記相互接続点と前記第1誤差增幅器の電流検出信号入力端との間に第1帰還コンデンサが接続され、かつ前記相互接続点と前記第2誤差增幅器の電圧検出信号入力端との間に第2帰還コンデンサが接続されることを特徴とする、請求の範囲第3項記載の直流一交流変換装置。

5. 前記負荷は、冷陰極蛍光灯であることを特徴とする、請求の範囲第1項記載の直流一交流変換装置。

15 6. 半導体スイッチ回路を駆動して、負荷へ供給する交流電力を制御するためのコントローラ I C であって、

外付けの発振用コンデンサと発振用抵抗とが接続されて、三角波信号を発生する三角波信号発生ブロックと、

外付けの起動用コンデンサと接続され、起動時に緩やかに増加するスロースタート信号を発生するスロースタートブロックと、

前記三角波信号、前記負荷に流れる電流を検出した電流検出信号、前記負荷に印加される電圧を検出した電圧検出信号及び前記スロースタート信号を受けて、前記電流検出信号と前記電圧検出信号とにに基づく誤差信号と前記スロースタート信号の大きさに応じて自動的に選択されたそのいずれかの信号と前記三角波信号とを比較して PWM 制御信号を発生する PWM 制御信号発生回路とを有し、

前記半導体スイッチ回路を前記 PWM 制御信号にしたがってスイッチングさせるこ

とを特徴とするコントローラ I C。

7. 前記 PWM制御信号発生回路は、

前記電流検出信号と電流基準信号との差に基づく電流誤差信号と、前記電圧検出信号と電圧基準信号との差に基づく電圧誤差信号との大きさに応じて、前記電流誤差信号と前記電圧誤差信号とのいずれか一方が自動的に選択されて前記誤差信号として出力される誤差信号発生回路と、

前記三角波信号と前記誤差信号と前記スロースタート信号とが入力され、前記誤差信号と前記スロースタート信号の大きさに応じて選択されたいずれか一方の信号と前記三角波信号とを比較して前記 PWM制御信号を出力する PWM信号比較器とを有することを特徴とする、請求の範囲第 6 項記載のコントローラ I C。

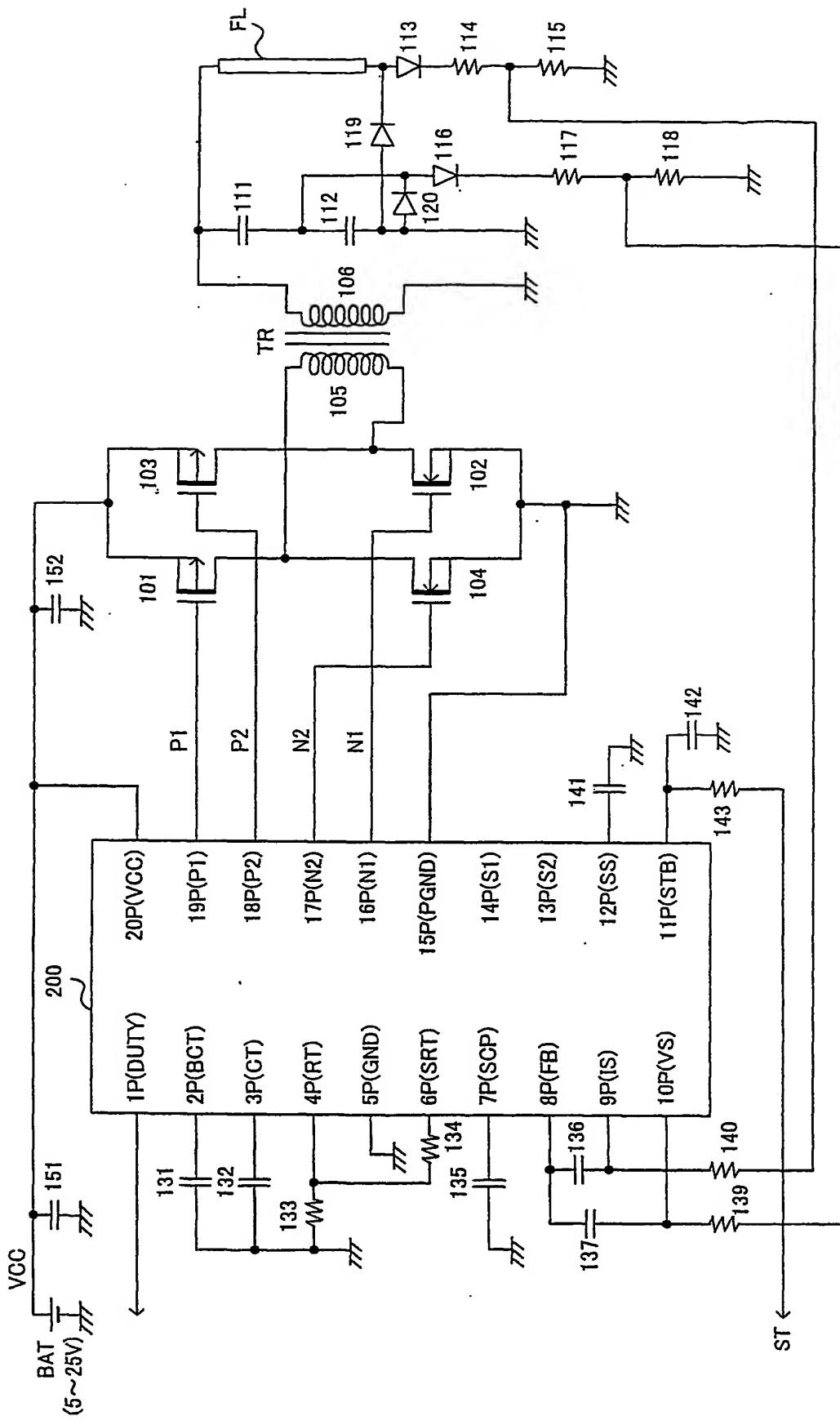
8. 前記誤差信号発生回路は、

前記電流検出信号を前記電流基準信号と比較して第 1 誤差出力を発生する第 1 誤差增幅器と、前記電圧検出信号を前記電圧基準信号と比較して第 2 誤差出力を発生する第 2 誤差增幅器と、前記第 1 誤差出力により制御される第 1 制御素子と、前記第 2 誤差出力により制御される第 2 制御素子を含み、

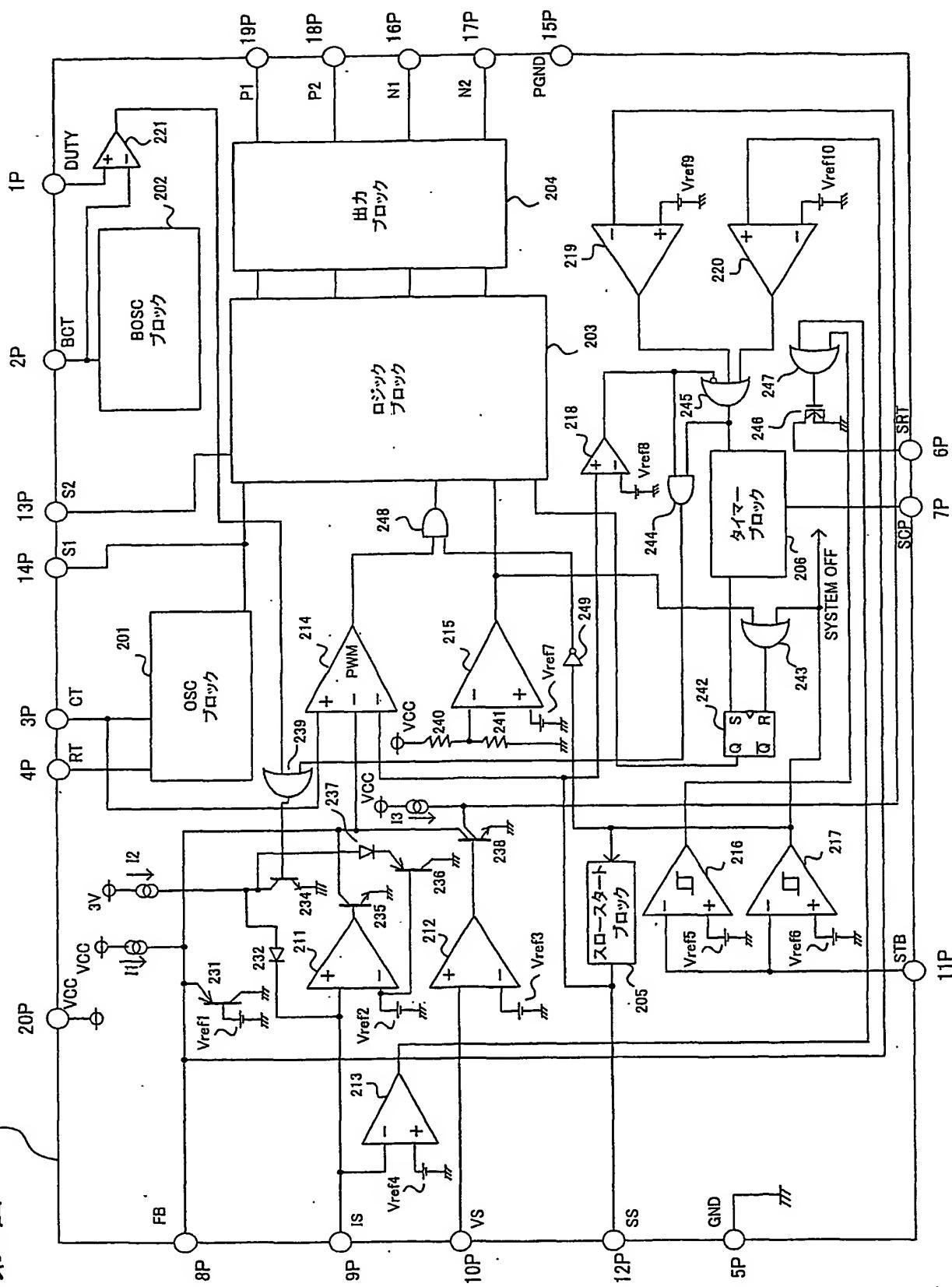
前記第 1 制御素子の出力端と前記第 2 制御素子の出力端とが相互接続され、その相互接続点から前記誤差信号が output されることを特徴とする、請求の範囲第 7 項記載のコントローラ I C。

9. 前記相互接続点と前記第 1 誤差增幅器の電流検出信号入力端との間に第 1 帰還コンデンサが接続され、かつ前記相互接続点と前記第 2 誤差增幅器の電圧検出信号入力端との間に第 2 帰還コンデンサが接続されることを特徴とする、請求の範囲第 8 項記載のコントローラ I C。

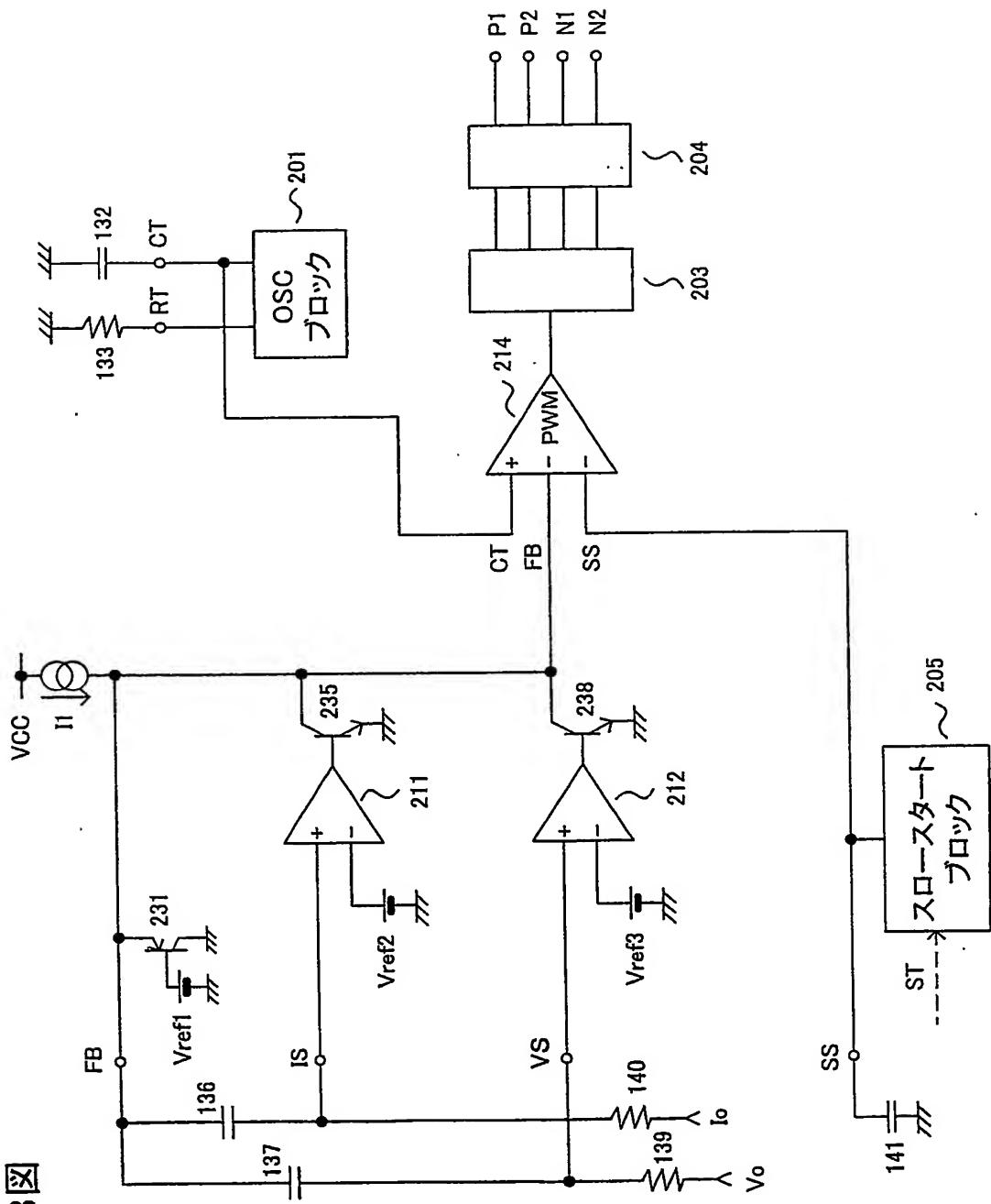
第1図



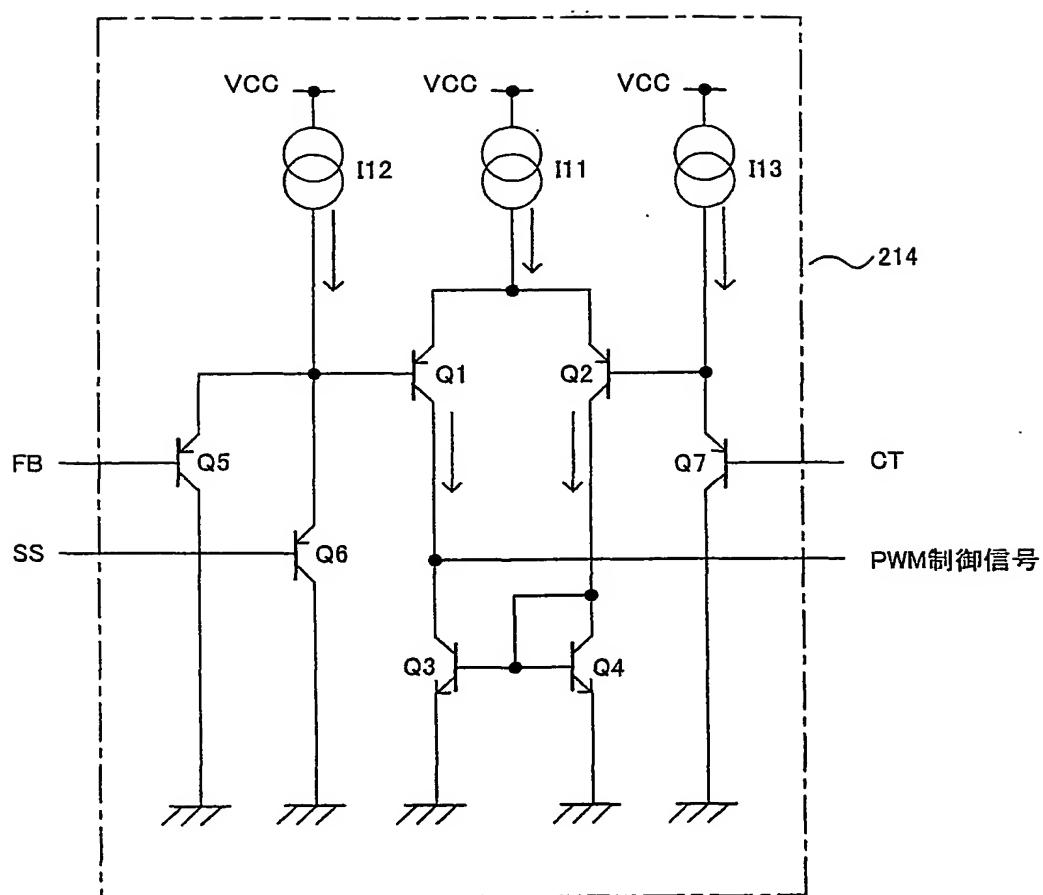
200



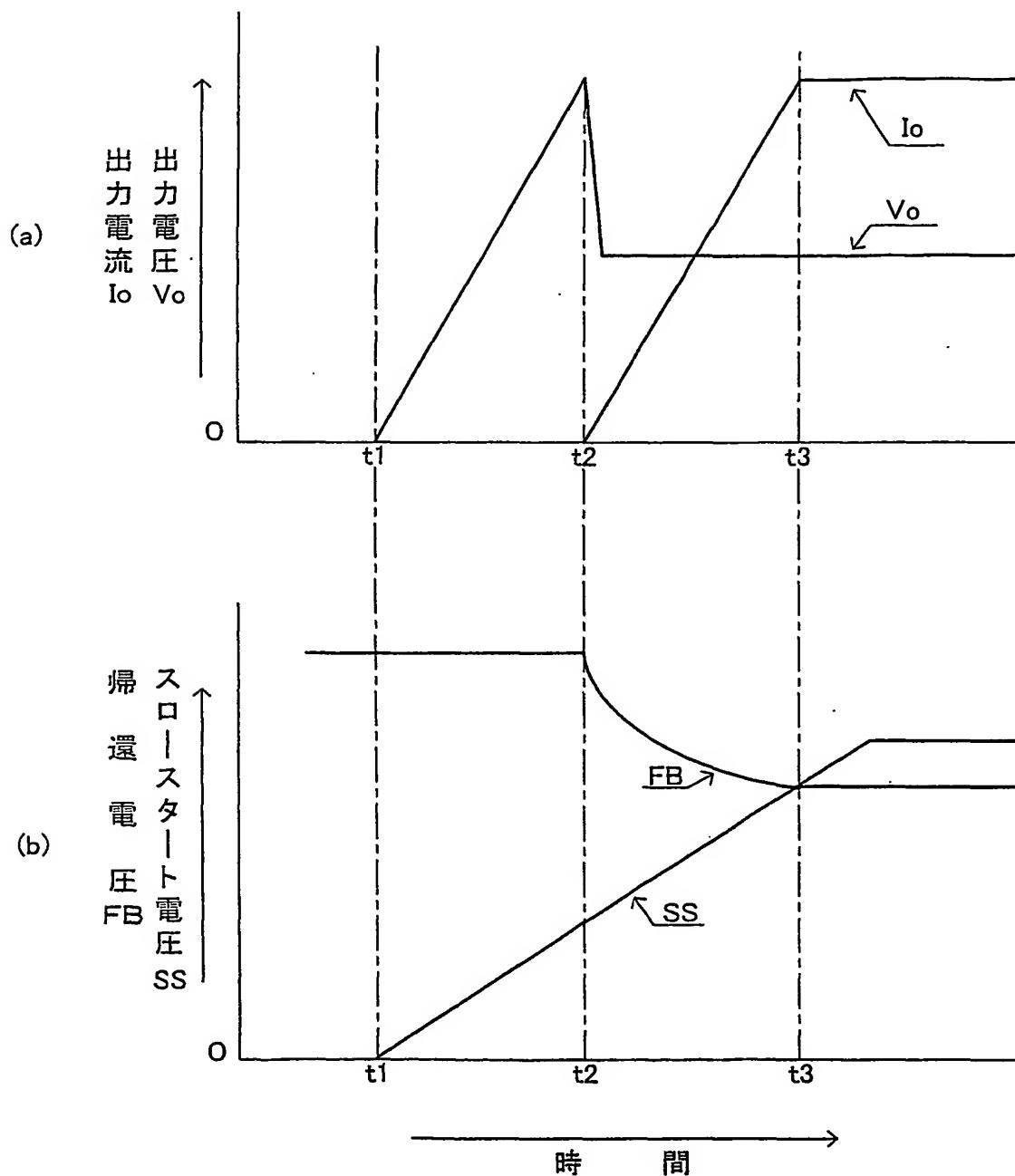
第三回



第4図



第5図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP03/11030

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H02M7/48

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁷ H02M7/48, H05B41/24Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2003
Kokai Jitsuyo Shinan Koho 1971-2003 Jitsuyo Shinan Toroku Koho 1996-2003

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 4-190679 A (Honda Motor Co., Ltd.), 09 July, 1992 (09.07.92), Page 6, lower left column, line 14 to page 7, upper left column, line 8 (Family: none)	1-9
Y	Microfilm of the specification and drawings annexed to the request of Japanese Utility Model Application No. 87715/1979 (Laid-open No. 7493/1981) (Toyo Electric Mfg. Co., Ltd.), 22 January, 1981 (22.01.81), (Family: none)	1-9

 Further documents are listed in the continuation of Box C. See patent family annex.

- * Special categories of cited documents:
- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search
02 December, 2003 (02.12.03)Date of mailing of the international search report
24 December, 2003 (24.12.03)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. C1. 7 H02M7/48

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. C1. 7 H02M7/48, H05B 41/24

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1996年

日本国公開実用新案公報 1971-2003年

日本国登録実用新案公報 1994-2003年

日本国実用新案登録公報 1996-2003年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP 4-190679 A (本田技研工業株式会社) 1992. 0 7. 09, 第6頁, 左下欄, 第14行-第7頁, 左上欄, 第8行 (ファミリーなし)	1-9
Y	日本国実用新案登録出願 54-87715号 (日本国実用新案登録 出願公開 56-7493号) の願書に添付した明細書及び図面の内 容を撮影したマイクロフィルム (東洋電機製造株式会社) 198 1. 01. 22 (ファミリーなし)	1-9

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示す
もの「E」国際出願日前の出願または特許であるが、国際出願日
以後に公表されたもの「L」優先権主張に疑義を提起する文献又は他の文献の発行
日若しくは他の特別な理由を確立するために引用する
文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって
出願と矛盾するものではなく、発明の原理又は理論
の理解のために引用するもの「X」特に関連のある文献であって、当該文献のみで発明
の新規性又は進歩性がないと考えられるもの「Y」特に関連のある文献であって、当該文献と他の1以
上の文献との、当業者にとって自明である組合せに
よって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

02. 12. 03

国際調査報告の発送日

03

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

尾家 英樹



3V 9335

電話番号 03-3581-1101 内線 6676